

USART

USART vs UART

- Operasi full duplex.
- Mode operasi asinkron dan sinkron.
- Mendukung komunikasi multiprosesor

Inisialisasi USART

- **UBRR (USART Baud Rate Register)**
- **UCSRA (USART Control and Status Register A)**
- **UCSRB (USART Control and Status Register B)**
- **UCSRC (USART Control and Status Register C)**

UBRR (USART Baud Rate Register)

- UBRR merupakan register 16 bit yang berfungsi melakukan penentuan kecepatan transmisi data yang akan digunakan. Dibagi menjadi dua, yaitu UBBRH dan UBBRL. Digunakan untuk menentukan baud rate USART.

Bit	7	6	5	4	3	2	1	0	
	RXB[7:0]								UDR (Read)
	TXB[7:0]								UDR (Write)
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Rumus :

$$\text{UBRR} = (\text{fosc} / 16 \times \text{baudrate}) - 1; \text{ untuk mode kecepatan normal asinkron}$$

UCSRA (USART Control and Status Register A)

- RXC bernilai 1 jika ada data atau yang belum terbaca dan bernilai 0 jika tidak ada data.
- TXC bernilai 1 jika keseluruhan data sudah terkirim.
- UDRE adalah interup yang akan aktif jika UDRIE pada UCSRB diset 1. UDRE bernilai 1 jika buffer kosong.
- FE bernilai 1 jika terjadi error pada proses penerimaan data.
- DOR bernilai 1 jika terjadi *over run* data, artinya ketika register penerimaan telah penuh dan terdapat data baru yang menunggu.
- PE bernilai 1 jika terjadi error pada parity.
- U2X berhubungan dengan mode asinkron.
- MPCM berkaitan dengan proses multiprosesor.

RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM
-----	-----	------	----	-----	----	-----	------

UCSRB (USART Control and Status Register B)

- UCSRB merupakan register 8 bit pengatur aktivasi penerima dan pengirim USART. Digunakan untuk mengaktifkan penerimaan dan pengiriman data USART

Bit	7	6	5	4	3	2	1	0	
	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	UCSRB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- RXEN** : Jika di set 1 maka akan mengaktifkan penerimaan
- TXEN** : Jika di set 1 maka akan mengaktifkan pengiriman
- RXCIE** : Jika di set 1 maka akan mengaktifkan interupsi penerimaan

UCSRC (USART Control and Status Register C)

- UCSRC merupakan register 8 bit yang digunakan untuk mengatur mode komunikasi USART.

Bit	7	6	5	4	3	2	1	0	
	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	UCSRC
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	1	0	0	0	0	1	1	0	

- URSEL : Jika di set 1 maka register UCSRC bisa diakses, sebab alamat register UCSRC dan UBRR sama
- UCSZ2..UCSZ0 : Menentukan ukuran karakter yang dikirimkan.
- Jika UCSZ2..UCSZ0 = 000 maka ukuran karakter 5 bit
- Jika UCSZ2..UCSZ0 = 001 maka ukuran karakter 6 bit
- Jika UCSZ2..UCSZ0 = 010 maka ukuran karakter 7 bit
- Jika UCSZ2..UCSZ0 = 011 maka ukuran karakter 8 bit
- Jika UCSZ2..UCSZ0 = 100-110 tidak digunakan
- Jika UCSZ2..UCSZ0 = 111 maka ukuran karakter 9 bit

Inisialisasi

```
.equ fclock = 11059200
.equ baud_rate = 19200
.equ ubbr_value = (fclock / (16*baud_rate)) - 1
init_usart:
ldi temp,high(ubbr_value)
out UBRRH,temp
ldi temp,low(ubbr_value)
out UBRRL,temp
ldi temp,(1<<RXEN)|(1<<TXEN)|(1<<RXCIE)
out UCSRB,temp
ldi temp,(1<<URSEL)|(3<<UCSZ0)
out UCSRC,temp
```


Pengiriman Data

- Pengiriman data dilakukan per byte menunggu UDR kosong (UDR=register tempat menyimpan data USART, menjadi satu dengan register UBRR).
- Jika kosong, maka bit UDRE (USART Data Register Empty) pada UCSRA akan set 1 sehingga siap menerima data baru yang akan dikirim.

Pengiriman Data

```
usart_tx:
```

```
sbis UCSRA,UDRE
```

```
rjmp usart_tx
```

```
out UDR,txbyte
```

Penerimaan Data

- Penerimaan data dilakukan dengan memeriksa bit RXC (USART Receive Complete) pada register UCSRA. RXC akan set 1 jika ada data yang siap dibaca. Data yang diterima akan disimpan pada register UDR.

usart_rx:

sbis UCSRA,RXC

rjmp usart_rx

in rxbyte,UDR